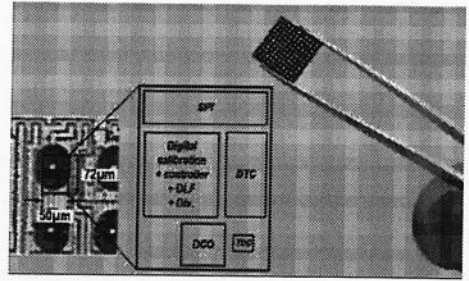


世界最小のクロック回路開発



半導体設計開発のソシオネクスト（横浜市）は、世界最小のクロック回路「写真」を東京工業大学と共同開発した。電子機器を制御する半導体「SoC」の小型化につなげる。回路線幅5ナノ（ナ）は10億分の1、チップの先端プロセスを用いて開発した。

通常はアナログ回路で構成されるため、専門技術者の調整が必要だった。ソシオネクストなどはデジタル回路で構成することで、調整の手間を省きながら、回路面積は0・0036平方ミクロンに抑えた。デジタル回路で一般的な自動設計も適用できるといふ。

クロック回路はプロセッサやメモリーといった半導体の各機能の間で同期を取るために使う。

ソシオネクストと東工大は今後も、関連分野の基礎技術開発で協力していくという。